

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08032240 A**

(43) Date of publication of application: **02.02.96**

(51) Int. Cl.

H05K 3/46
H01L 23/12
H05K 1/02
H05K 3/38
H05K 3/42

(21) Application number: **06159059**

(22) Date of filing: **12.07.94**

(30) Priority: **13.05.94 JP 06 98975**

(71) Applicant: **HITACHI LTD**

(72) Inventor: **SUGIYAMA HISASHI**
KITAMURA NAOYA
YAMAGUCHI YOSHIHIDE
YOSHIZAWA CHIE
KYOI MASAYUKI
YAMAMURA HIDEO
MATSUMOTO KUNIO

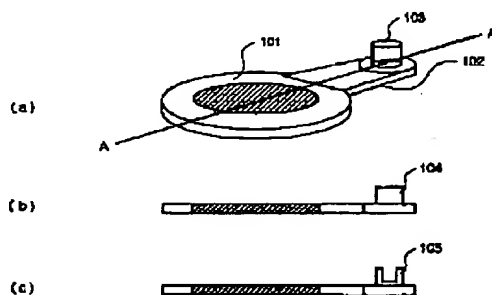
**(54) MULTILAYER WIRING BOARD, PRODUCTION
OF THE BOARD AND SEMICONDUCTOR
DEVICE USING THE BOARD**

(57) Abstract:

PURPOSE: To obtain a structure for forming high density wiring by extending a land present on the circumferential fringe of a filled plated through hole and forming a via for connecting with an upper or lower wiring layer in the surface at the extended land part.

CONSTITUTION: A land 101 formed on the circumferential fringe of a filled plated through hole in a double side printed wiring board is partially extended 102. A via 103 for connection with the wiring layer in a sequentially laminated thin film layer on the outside is formed at the forward end of the extended land part 102. A stud via 104 or a conformal via 105 may be employed and the stud via 104 is preferably employed because a finer via, having not a truncated conical profile but a columnar profile, can be formed.

COPYRIGHT: (C)1996,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-32240

(43) 公開日 平成8年(1996)2月2日

(51) Int.Cl.⁶

H 0 5 K 3/46

識別記号

庁内整理番号

F I

技術表示箇所

N 6921-4E

Q 6921-4E

T 6921-4E

U 6921-4E

H 0 1 L 23/12

N

審査請求 未請求 請求項の数14 O L (全 16 頁) 最終頁に続く

(21) 出願番号 特願平6-159059

(22) 出願日 平成6年(1994)7月12日

(31) 優先権主張番号 特願平6-98975

(32) 優先日 平6(1994)5月13日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 杉山 寿

神奈川県横浜市戸塚区吉田町292番地 株

式会社日立製作所生産技術研究所内

(72) 発明者 北村 直也

神奈川県横浜市戸塚区吉田町292番地 株

式会社日立製作所生産技術研究所内

(72) 発明者 山口 欣秀

神奈川県横浜市戸塚区吉田町292番地 株

式会社日立製作所生産技術研究所内

(74) 代理人 弁理士 高橋 明夫 (外1名)

最終頁に続く

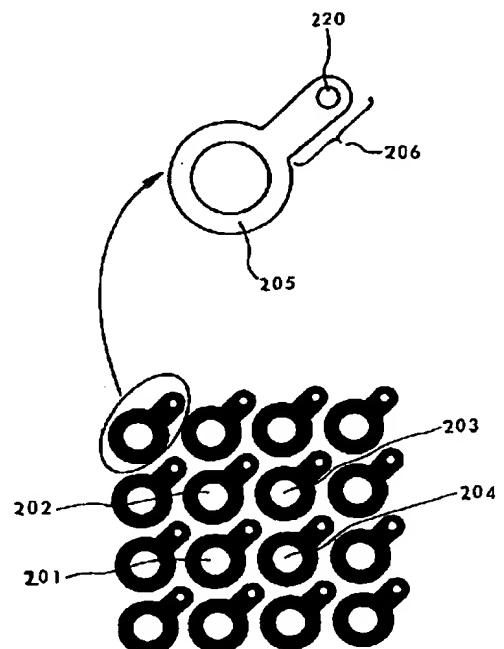
(54) 【発明の名称】 多層配線基板とそれを用いた半導体装置および多層配線基板の製造方法

(57) 【要約】

【目的】貫通めっきスルーホール穴を形成した多層配線基板において、その外側に形成する絶縁膜と銅の逐次積層形薄膜層において高密度に配線を可能にする。また、低コストで、放熱性および高周波特性に優れた構造の多層配線基板を製造可能にする。

【構成】両面プリント板の穴埋めされた貫通めっきスルーホールのランドを一部拡張した部分に、その外側の配線層との接続をとるためのビアを形成し、その上に逐次積層形薄膜層を形成する。また、スルーホール上に柱状の銅体を形成して、熱伝導率の良い導体で他の半導体等と接続する。さらに、基板の配線領域を絶縁体とランド層で遮蔽する。また、これらの製造方法において、フィラー含有無溶剤形流動性高分子前駆体を加熱溶解させて、精密定量吐き出し装置にて、基板上に供給する。

図 2



1

【特許請求の範囲】

【請求項 1】 コアとなる両面プリント板と、

その上または下に形成される配線層とを有する多層配線基板において、

前記コアとなる両面プリント板は、穴埋めされた貫通めっきスルーホールを備え、

その穴埋めされた貫通めっきスルーホールの周縁に存在するランドを拡張して、拡張ランド部を形成して、

その拡張ランド部の表面に、前記上または下に形成される配線層との接続をとるためのビアを形成して成ることを特徴とする多層配線基板。

【請求項 2】 前記コアとなる両面プリント板が、少なくとも 4 つの穴埋めされた貫通めっきスルーホールを有し、

それら 4 つの穴埋めされた貫通めっきスルーホールの中央位置の形成する格子の中央位置にまで、前記拡張ランド部を拡張することを特徴とする請求項 1 記載の多層配線基板。

【請求項 3】 前記コアとなる両面プリント板の上または下に形成される前記配線層において、

そのビアパッド位置が 4 つの穴埋めされた貫通めっきスルーホールの中心位置、それら中心位置の形成する格子の中央位置のいずれか一方、または、両者であることを特徴とする請求項 1 および請求項 2 記載のいずれかの多層配線基板。

【請求項 4】 請求項 3 記載の多層配線基板の両面の格子上にパッドを設け、前記多層配線基板の片面のパッド上に 1 個以上の半導体または半導体パッケージを接続し、

前記多層配線基板のもう一方の片面のパッド上に、別の多層配線基板と接続するための導電体を形成するか、あるいは、

前記多層配線基板両面のパッド上に、各々の片面に 1 個以上の半導体または半導体パッケージを接続し、

前記多層配線基板のいずれかの片面のパッド上に、別の多層配線基板と接続するための導電体を形成したことを特徴とする半導体装置。

【請求項 5】 両面プリント板の穴埋めされた貫通めっきスルーホールのランドおよび穴埋め部上に柱状の銅体を形成して成ることを特徴とする多層配線基板。

【請求項 6】 両面プリント板の穴埋めされた貫通めっきスルーホールの複数個を含む領域の表層銅および穴埋め部上に柱状の銅体を形成して成ることを特徴とする多層配線基板。

【請求項 7】 請求項 5 および請求項 6 記載のいずれかの多層配線基板において、前記柱状の銅体と半導体または半導体パッケージを熱伝導率の良い熱伝導体で接続し、

かつ、

穴埋めされた貫通めっきスルーホールを電源層もしくは

(2)

2

グランド層と接続するか、または、前記半導体もしくは半導体パッケージに接続された銅体と反対側の柱状の銅体に、別の多層配線基板と接続するための熱伝導率の良い熱伝導体を形成することのいずれか一方、または、両者をおこなうことを特徴とする半導体装置。

【請求項 8】 基板中に含まれる少なくとも 1 本以上の配線を有する領域の配線周囲を絶縁層で被い、かつ、その領域の上下、左右、前後の 3 方向の内、少なくとも 2 方向をグランド層で囲うことを特徴とする多層配線基板。

【請求項 9】 請求項 8 記載の多層配線基板を用いて、複数の電気回路系を構成し、それらを前記グランド層で相互に分離したことを特徴とする半導体装置。

【請求項 10】 (1) 両面銅張りプリント板を穴明けし、全面に銅めっきをする工程、

(2) 所望の形状にレジストの抜きパターンを形成した後、ビア用の銅をめっきし、レジストを剥離する工程、

(3) 所望の形状にレジストの残しパターンを形成した後、表層銅をパターンニングし、レジストを剥離する工程、

(4) 前記基板の両面に表面の平坦な金型を設置し、この基板と金型との間にフィラー含有無溶剤流動性高分子前駆体を供給する工程、

(5) 前記金型と前記基板との間を排気する工程、

(6) 前記金型を前記基板方向へ移動させてフィラー含有無溶剤流動性高分子前駆体を前記基板上の銅導体間隙に充填する工程、

(7) 前記前駆体に所定の静水圧をかける工程、

(8) 静水圧下において前記前駆体を硬化する工程、

(9) ビア銅導体表面を露出させる工程、

(10) 前記ビア銅導体と接続する下地導電膜を形成する工程、

(11) 所望の形状にレジストの抜きパターンを形成した後、配線銅導体をめっきにより形成する工程、

(12) 所望の形状にレジストの抜きパターンを形成した後、ビア銅導体をめっきにより形成する工程、

(13) 2 層のレジストを剥離する工程、

(14) 不要の下地導電膜をエッチングする工程、

を含み、前記 (1) ないし (3) の工程をこの順におこない、その後、前記 (4) ないし (14) の工程をこの順に繰り返すことで多層化する多層配線基板の製造方法 (A 法)、

または、

(1) 両面銅張りプリント板を穴あけし、全面に銅めっきする工程、

(2) 所望の形状にレジストの残しパターンを形成した後、表層銅をエッチングし、レジストを剥離する工程、

(3) 前記基板の両面に表面の平坦な金型を設置し、この基板と金型との間にフィラー含有無溶剤流動性高分子前駆体を供給する工程、

50

- (4) 前記金型と前記基板との間を排気する工程、
 (5) 前記金型を前記基板方向へ移動させてフィラー含有無溶剤形流動性高分子前駆体を前記基板上の銅導体間隙に充填する工程、
 (6) 前記前駆体に所定の静水圧をかける工程、
 (7) 静水圧下において前記前駆体を硬化する工程、
 (8) 表層銅導体表面を露出させる工程、
 (9) 絶縁膜を成膜した後、絶縁膜の所望の位置にビアホールを形成する工程、

(10) ビア銅導体と配線銅導体をめっきにより形成する工程、

を含み、前記(1)ないし(8)の工程をこの順におこない、その後、前記(9)ないし(10)の工程をこの順に繰り返すことで多層化する多層配線基板の製造方法(B法)において、

前記フィラー含有無溶剤形流動性高分子前駆体を加熱溶解させて、精密定量吐出装置にて基板上に供給することを特徴とする多層配線基板の製造方法。

【請求項11】 前記A法またはB法の銅導体表面を露出させる工程である前記A法-(9)およびB法-

(8)において、

フィラーを薬液により分解あるいは溶解し、前記絶縁膜表面を粗面化することを特徴とする請求項10記載の多層配線基板の製造方法。

【請求項12】 前記フィラーがポリイミドで、前記無溶剤形流動性高分子前駆体が、多官能エポキシ樹脂とノボラック樹脂の組成物であり、前記薬液が、

(a) アルカリ性水溶液、

(b) エチレンジアミンとヒドラジンヒドラーの混合液、

(c) N-メチル-2-ピロリドンまたはハロゲン化フェノールのいずれか一方、または、両者のうちで、前記(a)ないし(c)のうちから選ばれた1種であることを特徴とする請求項11記載の多層配線基板の製造方法。

【請求項13】 前記両面銅張りプリント板の替わりに、絶縁基板を使うことを特徴とする請求項10記載の多層配線基板の製造方法。

【請求項14】 前記絶縁基板が、プリプレグ材を硬化した基板であることを特徴とする請求項13記載の多層配線基板の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、多層配線基板とそれを用いた半導体装置および多層配線基板の製造方法に係り、コンピュータ、デジタル交換機、無線情報端末等を使用される高密度な多層配線基板やマルチチップモジュールおよびその基板また半導体パッケージおよびその基板等に利用され、特に、熱放射特性および高周波特性に

優れた多層配線基板とそれを用いた半導体装置および低コストで信頼性の高い多層配線基板を製造する多層配線基板の製造方法に関する。

【0002】

【従来の技術】 従来の多層プリント配線基板製造法では、貫通めっきスルーホールによりプリント基板両面の接続をとる技術が知られている。

【0003】 また、高密度な多層プリント配線基板の製造方法として、例えば、特開平4-148590号公報や特開平1-53497号公報に記載があるように、両面プリント配線基板の外側に絶縁膜と銅を逐次積層し、ビアホールで薄膜層間の接続をとるビルドアップ法がある。

【0004】 一方、LSIからの発熱は、LSIパッケージやベアチップから電気接続用のハンダを通して基板に逃がすのが一般的であるが、近年、その発熱量の増大に伴い、LSIパッケージやチップそのものに放熱フィンを取り付けるようになって来た。しかし、この放熱フィンの外形は大きく、高密度実装の観点からは、その大きさを小さくする必要があり、放熱フィンの高効率化とともに基板に効率良く熱を逃がす新たな経路が望まれるようになって来た。このような技術に関しては、例えば、特開平4-279097号公報、特開平5-343821号公報、特開平5-304223号公報に記載があるようないわゆるサーマルビアを有する多層プリント配線基板がある。

【0005】 さらに、多層配線基板のパターン設計においては、インピーダンスやクロストーク等の電気的性能を考慮することが非常に重要となり、高速化、高密度化が望まれるなかで、特に、高周波回路では、電磁記的な副作用を抑止することがますます課題になって来ている。そこで、信号配線をグランド層に近接させるマイクロストリップ線路やストリップ線路による配線設計が行なわれている。また、特開平2-116190号公報では、基板表面に形成した配線の周囲をグランドで被う方法が開示されている。

さらに、特開平4-142795号公報では、基板の中に形成された配線の両側に沿ってグランド導体を設ける方法が示されている。

【0006】 また、従来の高密度な多層プリント配線基板の製造方法として挙げた特開平4-148590号公報や特開平1-53497号公報では有機絶縁膜上に無電解めっきにて、導体形成用の下地導電膜を形成している。

【0007】

【発明が解決しようとする課題】 上記従来の多層プリント配線基板の製造方法では、その貫通めっきスルーホールは、多層プリント配線基板製造工程の最終段階で形成するために、コアとなる両面プリント配線基板のスルーホール格子とその外側の配線層間の接続をとるスルーホ

ール格子は、結局、同じ位置で同じ格子ピッチとなる。

【0008】したがって、コアとなる両面プリント配線基板の表面に配線を形成できない程密にスルーホールを形成したならば、その外側の導体層にも配線を形成できないことになるという問題点があった逆に、外側の導体層に配線を形成できるようにスルーホールピッチを決めると、それ以上スルーホールピッチは小さくできないという問題点が生ずる。

【0009】また、高密度な多層プリント配線基板の製造方法である上記の特開平4-148590号公報や特開平1-53497号公報に記載の技術においては、この方法で薄膜層において高密度な配線およびビアホールを形成できるというメリットがある。

【0010】しかしながら、コアとなる両面プリント配線基板の両面を接続するために、スルーホールを最終段階で形成するならば、スルーホールの影響で高密度配線をおこなにくくなることは、上述と同様になり、高密度配線が形成可能な薄膜層の構成による多層配線基板としたメリットが激減する。

【0011】また、逐次積層法でスルーホールランド上にビアを形成するとスルーホールランドの幅が大きくなり、その分スルーホールピッチが大きくなる。そして、ビアが形成する最小格子ピッチはスルーホールピッチと同じであり、高密度化に限界があるという問題点があった。

【0012】さらに、スルーホールが穴埋めされていないために逐次積層層の形成が困難であり、基板の信頼性も欠けるという問題点もある。

【0013】このように両面を貫通めっきスルーホールで接続する従来からの多層プリント配線基板は貫通めっきスルーホールのために高密度化に限界がある。

【0014】この悪影響は、多ピン狭ピッチLSIパッケージやLSIベアチップを多層プリント配線基板に実装する場合に顕著に現れ、LSIを基板に接続できても配線が引き回せない現象が起きる場合があった。

【0015】逆に、配線を引き回せる基板にした場合には、LSIの端子ピッチと基板のパッドピッチを合わせられないという不整合が生じたり、配線のため基板が極端に多層化しなければならないという不都合が生じることがあった。

【0016】ところが逆に、基板上の貫通めっきスルーホールを穴埋めされていないものにすると、基板に実装されたLSIベアチップは極薄い封止材料で外界から遮断されるだけになり、信頼性に欠けるものになるという問題点が生ずる。

【0017】次に、放熱のための特開平4-279097号公報、特開平5-343821号公報、特開平5-304223号公報に記載の多層プリント配線基板の技術についていえば、これらの基板はいずれも基板の両側を貫通するめっきスルーホールを利用したものであり、

サーマルビアのためのみに基板製造の最終段階で貫通めっきスルーホールを形成することはコスト高になるという問題点があった。

【0018】次に、高周波回路を意識した特開平2-116190号公報に記載の基板表面に形成した配線の周囲をグラウンドで被う方法では、配線をグラウンドで囲うためのみに基板製造の最終段階でその構造を製造しなくてはならず、製造コストがコスト高になるという問題点があった。

10 【0019】さらに、特開平4-142795号公報に記載の基板の中に形成された配線の両側に沿ってグラウンド導体を設ける方法では、そのグラウンド導体はスルーホール導体であり、遮蔽効果は小さいという問題点があった。

【0020】次に、特開平4-148590号公報や特開平1-53497号公報に記載の技術についていえば、この方法では、有機絶縁膜表面をクロム硫酸や過マンガン塩で粗化し、そのアンカー効果で下地導電膜を接着している。しかし、この方法では、十分な接着強度を確保することが困難であるという問題点があった。

20 【0021】また、有機絶縁材料よりも酸化剤に対して溶解性の高い樹脂フィラーを含有させ、絶縁膜表面のフィラーを酸化剤で除去して、そのアンカー効果で下地導電膜を接着させる方法では、大きな接着強度は取れるが、有機絶縁膜よりも酸化され易い有機フィラーはおのずと有機絶縁膜材料よりも耐熱性等の物性が劣り、全体としての絶縁膜物性を落すことになるという問題点が生ずる。

30 【0022】本発明は、上記従来技術の問題点を解決するためになされたもので、その第一の目的は、コアとなる両面プリント配線基板の両面の接続をとるための貫通めっきスルーホールの穴を形成した場合であっても、その外側に形成する絶縁膜と銅の逐次積層形薄膜層において高密度に配線を形成する能力を最大限に引き出す構造の多層配線基板およびこれを用いた半導体装置を提供することにある。特に、コアとなる両面プリント配線基板の表面に配線を形成できない程、密にスルーホールを形成しても、その外側に形成する逐次積層形薄膜層の導体層に配線を形成できる構造の多層配線基板およびこれを用いた半導体装置を提供することにある。

40 【0023】また、その第二の目的は、放熱性に優れた構造の多層配線基板およびこれを用いた半導体装置を提供することにある。

【0024】また、第三の目的は、高周波特性に優れた多層配線基板およびこれを用いた半導体装置を提供することにある。

50 【0025】さらに、第四の目的は、上記基板を信頼性良く低コストで製造する方法を提供することであり、特に、絶縁膜と下地導電膜の接着強度の優れた多層配線基板の製造方法を提供することにある。

【0026】

【課題を解決するための手段】上記目的を達成するために、本発明の多層配線基板に係る発明の構成は、コアとなる両面プリント板と、その上または下に形成される配線層とを有する多層配線基板において、前記コアとなる両面プリント板は、穴埋めされた貫通めっきスルーホールを備え、その穴埋めされた貫通めっきスルーホールの周縁に存在するランドを拡張して、拡張ランド部を形成して、その拡張ランド部の表面に、前記上または下に形成される配線層との接続をとるためのビアを形成して成るようにしたものである。

【0027】より詳しくは、上記多層配線基板において、前記コアとなる両面プリント板が、少なくとも4つの穴埋めされた貫通めっきスルーホールを有し、それら4つの穴埋めされた貫通めっきスルーホールの中央位置の形成する格子の中央位置にまで、前記拡張ランド部を拡張するようにしたものである。

【0028】さらに詳しくは、前記コアとなる両面プリント板の上または下に形成される前記配線層において、そのビアパッド位置が4つの穴埋めされた貫通めっきスルーホールの中心位置、それら中心位置の形成する格子の中央位置のいずれか一方、または、両者であるようにしたものである。

【0029】次に、上記目的を達成するために、本発明の半導体装置に係る発明の構成は、上記の多層配線基板の両面の格子の上にパッドを設け、前記多層配線基板の片面のパッド上に1個以上の半導体または半導体パッケージを接続し、前記多層配線基板のもう一方の片面のパッド上に、別の多層配線基板と接続するための導電体を形成するか、あるいは、前記多層配線基板両面のパッド上に、各々の片面に1個以上の半導体または半導体パッケージを接続し、前記多層配線基板のいずれかの片面のパッド上に、別の多層配線基板と接続するための導電体を形成したようにしたものである。

【0030】また、本発明の多層配線基板に係る発明の他の構成は、両面プリント板の穴埋めされた貫通めっきスルーホールのランドおよび穴埋め部上に柱状の銅体を形成して成るようにしたものである。

【0031】別に詳しくは、両面プリント板の穴埋めされた貫通めっきスルーホールの複数個を含む領域の表層銅および穴埋め部上に柱状の銅体を形成して成るようにしたものである。

【0032】また、上記目的を達成するために、本発明の半導体装置に係る発明の他の構成は、上記のいずれかの多層配線基板において、前記柱状の銅体と半導体または半導体パッケージを熱伝導率の良い熱伝導体で接続し、かつ、穴埋めされた貫通めっきスルーホールを電源層もしくはグランド層と接続するか、または、前記半導体もしくは半導体パッケージに接続された銅体と反対側の柱状の銅体に、別の多層配線基板と接続するための熱

伝導率の良い熱伝導体を形成することのいずれか一方、または、両者をおこなうようにしたものである。

【0033】また、上記目的を達成するために、本発明の多層配線基板に係る発明の他の構成は、上記半導体装置において、基板中に含まれる少なくとも1本以上の配線を有する領域の配線周囲を絶縁層で被い、かつ、その領域の上下、左右、前後の3方向の内、少なくとも2方向をグランド層で囲うようにしたものである。

【0034】さらに、上記目的を達成するために、本発明の半導体装置に係る発明の他の構成は、上記の多層配線基板を用いて、複数の電気回路系を構成し、それらを前記グランド層で相互に分離したようにしたものである。

【0035】次に、上記目的を達成するために、本発明の多層配線基板の製造方法に係る発明の構成は、(1)両面銅張りプリント板を穴明けし、全面に銅めっきをする工程、(2)所望の形状にレジストの抜きパターンを形成した後、ビア用の銅をめっきし、レジストを剥離する工程、(3)所望の形状にレジストの残しパターンを形成した後、表層銅をパターンニングし、レジストを剥離する工程、(4)前記基板の両面に表面の平坦な金型を設置し、この基板と金型との間にフィラー含有無溶剤形流動性高分子前駆体を供給する工程、(5)前記金型と前記基板との間を排気する工程、(6)前記金型を前記基板方向へ移動させてフィラー含有無溶剤形流動性高分子前駆体を前記基板上の銅導体間隙に充填する工程、

(7)前記前駆体に所定の静水圧をかける工程、(8)静水圧下において前記前駆体を硬化する工程、(9)ビア銅導体表面を露出させる工程、(10)前記ビア銅導体と接続する下地導電膜を形成する工程、(11)所望の形状にレジストの抜きパターンを形成した後、配線銅導体をめっきにより形成する工程、(12)所望の形状にレジストの抜きパターンを形成した後、ビア銅導体をめっきにより形成する工程、(13)2層のレジストを剥離する工程、(14)不要の下地導電膜をエッチングする工程、を含み、前記(1)ないし(3)の工程をこの順におこない、その後、前記(4)ないし(14)の工程をこの順に繰り返すことで多層化する多層配線基板の製造方法(A法)、または、(1)両面銅張りプリント板を穴明けし、全面に銅めっきする工程、(2)所望の形状にレジストの残しパターンを形成した後、表層銅をエッチングし、レジストを剥離する工程、(3)前記基板の両面に表面の平坦な金型を設置し、この基板と金型との間にフィラー含有無溶剤形流動性高分子前駆体を供給する工程、(4)前記金型と前記基板との間を排気する工程、(5)前記金型を前記基板方向へ移動させてフィラー含有無溶剤形流動性高分子前駆体を前記基板上の銅導体間隙に充填する工程、(6)前記前駆体に所定の静水圧をかける工程、(7)静水圧下において前記前駆体を硬化する工程、(8)表層銅導体表面を露出さ

せる工程、(9) 絶縁膜を成膜した後、絶縁膜の所望の位置にビアホールを形成する工程、(10) ビア銅導体と配線銅導体をめっきにより形成する工程、を含み、前記(1)ないし(8)の工程をこの順におこない、その後、前記(9)ないし(10)の工程をこの順に繰り返すことで多層化する多層配線基板の製造方法(B法)において、前記フィラー含有無溶剤形流動性高分子前駆体を加熱熔融させて、精密定量吐出装置にて基板上に供給するようにしたものである。

【0036】より詳しくは、上記多層配線基板の製造方法において、前記A法またはB法の銅導体表面を露出させる工程である前記A法-(9)およびB法-(8)において、フィラーを薬液により分解あるいは溶解し、前記絶縁膜表面を粗面化するようにしたものである。

【0037】さらに詳しくは、前記フィラーがポリイミドで、前記無溶剤形流動性高分子前駆体が、多官能エポキシ樹脂とノボラック樹脂の組成物であり、前記薬液が、(a) アルカリ性水溶液、(b) エチレンジアミンとヒドラジンヒドราートの混合液、(c) N-メチル-2-ピロリドンまたはハロゲン化フェノールのいずれか一方、または、両者のうちで、前記(a)ないし(c)のうちから選ばれた1種であるようにしたものである。

請求項1記載の多層配線基板の製造方法。

【0038】別に詳しくは、前記両面銅張りプリント板の替わりに、絶縁基板を使うようにしたものである。

【0039】さらに詳しくは、上記の多層配線基板の製造方法において、前記絶縁基板が、プリプレグ材を硬化した基板であるようにしたものである。

【0040】

【作用】本発明に係る多層配線基板は、両面プリント配線基板の穴埋めされた貫通めっきスルーホールのランドを一部拡張した部分に、ビアを形成して、その外側の逐次積層形薄膜層の配線層との接続をとるようにする。したがって、両面プリント配線基板の表面に配線が形成できない程、密にスルーホールを形成したとしても、その外側に形成する逐次積層形薄膜層の導体層に配線を形成することができる程、高密度な配線が可能になるという作用がある。

【0041】また、4つの穴埋めされた貫通めっきスルーホールの中心位置とこれらの穴埋めされた貫通めっきスルーホールの中心位置が形成する格子の中央位置との両者に、配線位置を設ければ、配線位置の形成する格子のピッチをスルーホールの中心位置が形成する格子のピッチに比べて、より小さくできるので、さらに高密度な配線が可能になる。

【0042】このような多層配線基板の構造は、コアとなる両面プリント配線基板の貫通めっきスルーホールを穴埋めし、その上に逐次積層形の薄膜層を形成することで製造が可能になった。

【0043】さらに、本発明に係る半導体装置では、こ

のような超高密度な多層配線基板の両面の格子上にパッドを設け、前記基板片面のパッド上に1個以上の半導体または半導体パッケージを接続し、前記基板のもう一方の片面のパッド上に、別の多層配線基板と接続するための導電体を形成するか、あるいは、前記基板両面のパッド上に、各々の片面に1個以上の半導体または半導体パッケージを接続し、前記基板の片面のパッド上に別の多層配線基板と接続するための導電体を形成している。

【0044】したがって、従来のプリント配線基板では困難であったような多ピン狭ピッチLSIパッケージやLSIベアチップであっても、これを基板に接続し、配線を引き回すことが可能になり、基板の配線層数も低減することができるようになった。また、貫通スルーホールが穴埋めされているために、パッケージ内のLSIベアチップは外界と絶縁樹脂で遮断されることになり、信頼性も向上することになった。

【0045】また、本発明に係る半導体装置では、両面プリント板の穴埋めされた貫通めっきスルーホールのランドおよび穴埋め部上、または、両面プリント板の穴埋めされた貫通めっきスルーホールの複数個を含む領域の表層銅および穴埋め部上に柱状の銅を形成し、その柱状の銅と半導体または半導体パッケージを熱伝導率の良い熱伝導体で接続し、かつ、穴埋めされた貫通めっきスルーホールを電源層またはグランド層と接続するか、または、半導体または半導体パッケージと反対側の柱状の銅に別の多層配線基板と接続するための熱伝導率の良い熱伝導体を形成しするかのいずれか一方、または、両者をおこなっている。

【0046】そのため、LSIでの発熱が容易に外部に伝わることができるため、放熱性に優れているという作用がある。さらに、前記サーマルビアは後述する基板製造の過程において製造可能であり、基板製造の最終段階で形成するものではないので、このような構造にしても、さほどコストを上げることはないという作用も見込むことができる。

【0047】また、本発明に係る多層配線基板では、基板中に含まれる少なくとも1本以上の配線を有する領域の配線周囲を絶縁層で被い、かつ、その領域の上下、左右、前後の3方向の内、少なくとも2方向をグランド層で囲うことにする。また、本発明に係る半導体装置では、その多層配線基板を用いて複数の電気回路系を相互に分離する。

【0048】このようにすることで、絶縁層とグランド層で、電磁波の発生源を被い込むことができるので、電気信号の干渉やノイズ発生を抑え、高周波特性に優れるという作用を得ることができる。さらに、前記ウォールビアは後述する基板製造の過程において製造可能であり、基板製造の最終段階で形成するものではないので、このような構造にしても、さほどコストを上げることはないという作用も見込むことができる。

【0049】また、本発明に係る多層配線基板の製造方法としては、先に記述したA法およびB法において、フィラー含有無溶剤流動性高分子前駆体を加熱溶融させて精密定量吐出装置にて基板上に供給し、硬化した絶縁膜からフィラーを薬液により分解あるいは溶解し、絶縁膜表面を粗面化した後、無電解めっきを施す。

【0050】このようにすることにより、簡単なプロセスを用いて接着性に優れた下地導電膜を形成することが可能になった。ここで、フィラーとしてポリイミドを、無溶剤流動性高分子前駆体として多官能エポキシ樹脂とノボラック樹脂の組成物を使えば、フィラーにより絶縁膜の物性を劣化させることはなく、逆に、絶縁膜の物性を向上させることができる。

【0051】なお、コアとなる両面プリント配線基板を製造する際に、両面銅張りプリント板の変わりに、プリプレグを熱硬化した絶縁材料を用いれば、さらに、製造工程における低コスト化を図ることができる。

【0052】

【実施例】以下、本発明に係る各実施例を、図1ないし図15を用いて説明する。

〔高密度配線が可能な本発明に係る多層配線基板の構造とそれを用いた半導体装置〕本発明の多層配線基板の構造は、両面プリント配線基板の穴埋めされた貫通めっきスルーホールランドの一部拡張した部分に、その外側の逐次積層形薄膜層の配線層との接続をとるためのビアを形成して成る多層配線基板としたものである。これを用いた半導体装置の構造は、この多層配線基板にできるビアの格子の上にパッドを設け、半導体または半導体パッケージを接続するものである。そして、この多層配線基板とこれを用いた半導体装置によって、本発明の第1の課題である高密度化が達成されるのである。

【0053】以下、これを図1ないし図6を用いて詳細に説明していこう。まず、図1を用いて本発明に係る多層配線基板のランドとビアの基本的な構造を説明する。

【0054】図1は、本発明に係る多層配線基板のランドとビアの構造を示す図で、図1(a)がランドとビアの斜視図、図1(b)が(a)のAA'断面図である。

【0055】図1(a)に示すように、両面プリント配線基板の穴埋めされた貫通めっきスルーホールの周縁に形成されるランド101を一部拡張した拡張ランド部102の先端部分に、その外側の逐次積層形薄膜層の配線層との接続をとるためのビア103を形成する。

【0056】ビアの形状としては、図1(b)のAA'断面図に示すようなスタッドビア104と図1(c)のAA'断面図に示すようなコンフォーマルビア105の2つを用いることができるが、より微細なビアを形成できること、さらに、すり鉢形でなく柱状であること等から図1(b)のスタッドビア104の方が望ましい。

【0057】次に、図2を用いて本発明に係るプリント配線基板の構造について説明する。図2は、コアとなる

両面プリント配線基板の表面層の上面図を模式的に示したものである。

【0058】本発明に係るプリント配線基板の構造は、上述のスルーホールとランドを有効に配列したものである。すなわち、配線のコアとなる両面プリント配線基板の4つの穴埋めされた貫通めっきスルーホール201、202、203、204が形成する格子の中央の位置に、その貫通めっきスルーホール201の一つの拡張ランド206を占有するように取り、その格子の中央の位置にこのプリント配線基板の外側の逐次積層形薄膜層の配線層との接続をとるためのビア206を形成した構造である。

【0059】このような構造とすることで、たとえ両面プリント配線基板の表面に配線が形成できない程、密にスルーホールを形成したとしても、その外側に形成する逐次積層形薄膜層の導体層に配線を形成することができる。

【0060】次に、図3および図4を用いて本発明に係るプリント配線基板の上下に形成される配線層における配線について詳細に説明する。図3は、コアとなる両面プリント配線基板の表面層の上下に形成される配線層の配線パターンの一つの例の上面図を模式的に示したものである。図4は、コアとなる両面プリント配線基板の表面層の上下に形成される配線層の配線パターンの一つの例の上面図を模式的に示したものである。

【0061】図3の301は、配線を示し、302は、層間接続用のビアが形成されるパッドを表わしている。このパッド302が形成する格子は、内側の4つの穴埋めされた貫通めっきスルーホール303、304、305、306の中央位置すなわちパッド302の位置を含む。

【0062】このような構造とすることで逐次積層形薄膜層の格子 β は、コアとなる両面プリント配線基板のスルーホール格子 α をXY方向にそれぞれ1/2格子ずらした格子となり、その格子ピッチは、スルーホールの格子ピッチと同じにすることができる。

【0063】また、図4を用いて本発明に係る多層配線基板の今一つの配線方法を説明しよう。これは、拡張ランド部の表面に形成されたビアが形成されるパッドと、さらに貫通めっきスルーホール中央部にもビアが形成されるパッドを設けて、この両者と配線を取って、配線密度を向上させたものである。すなわち、配線される位置は、4つの穴埋めされた貫通めっきスルーホール401、402、403、404のホールの中心位置と、その4つのホールの中心位置が形成する格子の中央となる。そして、この際の配線位置の形成する格子 γ のピッチは、コアとなる両面プリント配線基板のスルーホール格子 α のピッチの $1/\sqrt{2}$ とすることができる。

【0064】このような多層配線基板の構造とすることで、従来のプリント配線基板では達成できない超高密度

配線が可能なプリント配線基板を提供することができる。

【0065】なお、上述の配線位置の取り方は、基本的なものを示したが、この発明の要旨に則って、様々な変形を取ることも可能である。

【0066】次に、図5および図6を用いて上記多層配線基板を用いた半導体装置について説明する。なお、ここで言う半導体装置とは、いわゆるシングルチップパッケージ、マルチチップパッケージ、あるいはマルチチップモジュール等に分類される概念で捉えられるところの半導体装置である。

【0067】図5は、上面に半導体または半導体パッケージを2個搭載した本発明の多層配線基板を用いた半導体装置の断面図である。図6は、上面と下面にそれぞれ1個ずつ半導体または半導体パッケージを搭載した本発明の多層配線基板を用い、リードフレームを取り付けた半導体装置の断面図である。

【0068】すなわち、この半導体装置は、上記多層配線基板を用いて逐次積層薄膜層の格子の上にパッドを設け、半導体または半導体パッケージを接続することにより、半導体または半導体パッケージのI/O端子が多くなっても実装しうる半導体装置を製造することができるというものである。

【0069】図5に示されるこの半導体装置の構造の例は、多層配線基板501の両面の格子の上にパッド502、503を設け、基板501の片面のパッド502上に2個の半導体または半導体パッケージ504、505をハンダボール506で接続し、基板501のもう一方の片面のパッド503上に別の多層配線基板と接続するためのハンダボール507を形成したものである。

【0070】この例では、半導体または半導体パッケージは、片面に2個であるが、1個以上の適当な数の半導体または半導体パッケージを乗せることができる。また、この例では、半導体または半導体パッケージと多層配線基板の接続および多層配線基板と別の多層配線基板との接続用導電体として、ハンダボールを用いているが、ワイヤ、リードフレーム、導電フィルム等の通常の導電体を使うこともできる。

【0071】図6に示されるこの半導体装置の構造の例は、多層配線基板601の両面の格子の上にパッド602、603を設け、基板601の両面のパッド602、603上に2個の半導体または半導体パッケージ604、605をハンダボール606で接続し、基板の片面のパッド603上に別の多層配線基板と接続するリードフレームを形成したものである。

【0072】この例では、半導体または半導体パッケージは、各々片面に1個であるが、片面に1個以上の適当な数の半導体または半導体パッケージを乗せることができる。また、この例では、半導体または半導体パッケージと多層配線基板601の接続用導電体のハンダボール

の代わりとして、ワイヤ、リードフレーム、導電フィルム等の通常の導電体を使用することができるのは、上で述べたのと同様である。

【0073】多層配線基板601と別の多層配線基板との接続は半導体または半導体パッケージの厚さからリードフレームを使うことが望ましい。上記したシングルチップパッケージあるいはマルチチップパッケージ等の半導体装置は、通常の封止工程、モールド工程や放熱フィン取付け工程等の組立てをおこない、最終的なパッケージ形態にすることができる。

【0074】〔放熱特性に優れた本発明に係る多層配線基板とそれを用いた半導体装置〕また、本発明の多層配線基板の他の構造は、穴埋めされた貫通めっきスルーホールランドおよび穴埋め部上に、柱状の銅体を形成したものである。さらに、それを用いた半導体装置の構造は、この柱状の銅体の上に、熱伝導率の良い熱伝導体を載せて、他の半導体や多層配線基板と接続をとるものである。

【0075】そして、この多層配線基板とこれを用いた半導体装置によって、本発明の第2の課題である優れた放熱特性を得ることが達成されるのである。

【0076】以下、これを図7ないし図9を用いて詳細に説明する。まず、図7および図8を用いて放熱特性に優れた本発明に係る多層配線基板の基本的な構造を説明する。図7は、放熱特性に優れた多層配線基板の断面図で、スルーホール一つに、一つの柱状の銅体を対応せしめたものである。図8は、放熱特性に優れた多層配線基板の断面図で、複数のスルーホールに、一つの柱状の銅体を対応せしめたものである。

【0077】図7に示される例では、両面プリント板701の穴埋めされた貫通めっきスルーホール702のランド703および穴埋め部704上に、柱状の銅体705を形成した構造としている。図7(a)と図7(b)では、柱状の銅体705の形状に相違があり、図7

(a)は、穴が充填された構造であり、図7(b)は、窪んだ部分が存在するが、この違いは、製造法による構造の違いである。

【0078】図8に示される例では、基本的なアイデアは、図7に示した例と同様であるが、両面プリント板801の穴埋めされた貫通めっきスルーホール802の複数個を含む領域の表層銅体803および穴埋め部804上に柱状の銅体805を形成した例である。また、図8(a)と図8(b)の違いも製造法による構造の違いである。

【0079】次に、図9を用いて上記多層配線基板を用いた半導体装置について説明する。図9は、図8(a)の基板を用いて形成した放熱特性に優れた半導体装置の断面図である。

【0080】基板の柱状の銅体901と半導体または半導体パッケージ902を熱伝導率の良い熱伝導体903

10

20

30

40

50

で接続し、かつ、穴埋めされた貫通めっきスルーホール 904 を電源層またはグランド層と接続するか、または、半導体または半導体パッケージと反対側の柱状の銅体 905 に別の多層配線基板と接続するための熱伝導率の良い熱伝導体 906 を形成するかのいずれか一方、または、両者をおこなう構造とした。この熱伝導率の良い熱伝導体の材料としては、ハンダや銀ペースト等を使うことができる。

【0081】基板として図7の構造体を使うときは、1つ1つ任意の場所に放熱経路を作ることができる。また、図8の構造体を使うときは、特定の場所に集中した放熱経路となり、このような構造体は、特に、半導体または半導体パッケージの中央部に形成すると配線領域をより有効に使うことができる。

【0082】〔高周波特性に優れた本発明に係る多層配線基板とそれを用いた半導体装置〕また、本発明の多層配線基板の他の構造は、多層配線基板の配線領域の周囲を絶縁層で被い、その領域の少なくとも3方をグランド層で囲むようにしたものである。さらに、それを用いた半導体装置の構造は、このような複数の基板をグランド層で相互に隔離したものである。

【0083】そして、この多層配線基板とこれを用いた半導体装置によって、本発明の第3の課題である優れた高周波特性を得ることが達成されるのである。

【0084】以下、これを図10および図11を用いて説明しよう。先ず、図10を用いて高周波特性に優れた本発明に係る多層配線基板の基本的な構造を説明する。図10は、高周波特性に優れた本発明に係る多層配線基板の斜視図である。

【0085】図10に示される例では、基板中に含まれる少なくとも1本以上の配線1001を有する領域の配線周囲を絶縁層1002で被い、かつ、その領域の少なくとも3方をグランド層1003で囲う構造としている。そして、このような多層配線基板の構造体とすることにより、電気信号の干渉やノイズ発生を抑制することができる。

【0086】グランド層1003の配線に沿ったサイド部分は、いわば、ウォールビア (Wall Via) の形態となる。配線上部のグランド層1004は、実装部品として後付けしても良い。

【0087】次に、図11を用いて上記多層配線基板を用いた半導体装置を説明する。図11は、高周波特性に優れた半導体装置の上面図である。

【0088】図11に示す例は、基板1101上の複数の電気回路系1102、例えば、移動無線端末等の受信系と発信系、論理系と無線系等をグランド1103で相互に隔離した半導体装置としたものである。

【0089】〔本発明に係る多層配線基板の製造方法〕本発明に係る多層配線基板の製造方法は、フィラー含有無溶剤形流動性高分子前駆体を用いることを特徴とする

もので、以下のA法とB法のいずれかの製造工程を用いるものである。そして、これにより、本発明の第4の課題である低コストで高密度高信頼性の多層配線基板の製造することが達成できるのである。

【0090】以下、これを図12および図13を用いて詳細に説明する。先ず、図12を用いてB法の製造工程による製造方法について説明しよう。図12は、本発明に係る多層配線基板の製造方法のB法の製造工程を工程別に、その多層配線基板の断面図を示した図である。

10 【0091】先ず、両面銅張りプリント板1201に穴1202をあけ (図12 (a)、図12 (b))、全面に銅めっきをする (図12 (c))。

【0092】次いで、所望の形状にレジストの残しパターンを形成し、表層銅をエッチングによりパターンニングした後、レジストを剥離して図12 (d) の構造とする。

20 【0093】そして、その基板の両面に表面の平坦な金型を設置し、その基板とその金型との間にフィラー含有無溶剤形流動性高分子前駆体を供給する。その後、金型と基板との間を排気し、金型を基板方向へ移動させて、供給した前駆体を基板上の銅導体間隙に充填する。

【0094】次いで、その前駆体に所定の静水圧をかけ、静水圧下において前駆体を硬化して、スルーホールを含む銅導体間隙を絶縁膜1205で充填する。

【0095】さらに、スルーホールを含む銅導体間隙を絶縁膜1205で充填した後、銅導体表面1206を露出させる (図12 (e))。

30 【0096】この後、層間絶縁膜1207を成膜し、絶縁膜の所望の位置にビアホール1208を形成する (図12 (f))。次いで、ビア銅導体と配線銅導体をめっきにより形成する (図12 (g))。そして、これらの図12 (f)、図12 (g) の工程を繰り返して多層化する。

【0097】なお、ここで、スルーホールを含む銅導体間隙を絶縁膜1205で充填する方法としてはモールドによる方法が良い。銅導体表面1206を露出させる方法としてはエッチングや研磨がある。また、図12

40 (b) あるいは図12 (c) の段階で導電ペーストを穴内に充填して、その後、表層銅箔をパターンニングしても良い。図12 (f)、図12 (g) の工程は、通常のビルドアッププロセスで、ビアホールは感光性絶縁樹脂のフォトリソグラフィやレーザアブレーションにより形成する。

【0098】次に、図13を用いて本発明の多層配線基板を製造する今1つの方法であるA法の製造工程による製造方法について説明しよう。図13は、本発明に係る多層配線基板の製造方法のA法の製造工程を工程別に、その多層配線基板の断面図を示した図である。

50 【0099】両面銅張りプリント板1301に穴1302をあけ (図13 (a)、図13 (b))、全面に銅め

つきをする(図13(c))。

【0100】次いで、所望の形状にビア用のレジストの抜きパターンを形成し、ビア用の銅をめっきした後、レジストを剥離して図13(d)の構造とする。

【0101】さらに、所望の形状にレジストの残しパターンを形成した後、表層銅をエッチングによりパターンニングし、レジストを剥離して図13(e)の構造とする。

【0102】そして、その基板の両面に表面の平坦な金型を設置し、その基板とその金型との間にフィラー含有無溶剤形流動性高分子前駆体を供給する。その後、金型と基板との間を排気し、金型を基板方向へ移動させて、供給した前駆体を基板上の銅導体間隙に充填する。

【0103】次いで、その前駆体に所定の静水圧をかけ、静水圧下において前駆体を硬化して、スルーホールを含む銅導体間隙を絶縁膜1306で充填する。この後、ビア銅導体表面1307を露出させて図13(f)の構造とする。

【0104】さらにこの後、ビア銅導体と接続する下地導電膜(図示せず)を形成し、所望の配線形状にレジストの抜きパターンを形成した後、配線銅導体1308をめっきにより形成する。さらに、所望のビア形状にレジストの抜きパターンを形成した後、ビア銅導体1309をめっきにより形成し、2層のレジストを剥離し、不要な下地導電膜をエッチングして、配線銅導体1308とビア銅導体1309を形成した図13(g)の構造とする。

【0105】そして、銅導体間隙を上記と同様に絶縁膜1310で充填した後、ビア銅導体表面1311を露出させて図13(h)の構造とする。多層化する場合は、図13(g)、図13(f)の工程を繰り返す。

【0106】次に、図14を用いて上で説明したA法とB法の製造方法のポイントとなることを説明する。図14は、絶縁膜、フィラー、下地導電膜の態様を示す断面図である。

【0107】A法およびB法において、フィラー含有無溶剤形流動性高分子前駆体はシートあるいはフィルム状にすることが困難であるので、その供給はこの前駆体を加熱溶融させて、精密定量吐出装置にて供給することが望ましい。

【0108】さらに、A法において、図14(c)に示すような絶縁膜上に形成する下地導電膜1403を形成する方法について説明する。

【0109】図14(a)に示すような無溶剤形流動性高分子前駆体を硬化した絶縁膜1401中のフィラー1402を薬液により分解あるいは溶解する。そして、図14(b)のように絶縁膜表面を粗面化した後、無電解めっきすることにより、ビア銅導体と接続する図14

(c)の下地導電膜1403を形成する。これにより絶縁膜との接着強度に優れた下地導電膜を形成することが

できる。

【0110】または、B法においては、表層銅導体表面を露出させる工程において、同様にして絶縁膜表面を粗化することにより、上層の銅との接着性、特に、サーマルビア形成時の穴埋めされた貫通めっきスルーホール上の絶縁膜と銅の接着性を高めることができる。

【0111】ここで、フィラーがポリイミドで、無溶剤形流動性高分子前駆体が多官能エポキシ樹脂とノボラック樹脂の組成物にすると、薬液としては、アルカリ性水溶液、エチレンジアミンとヒドラジンヒドラートの混合液、N-メチル-2-ピロリドンまたはハロゲン化フェノールのうちから選ばれた1種を用いることができる。

アルカリ性水溶液の場合には、ビア銅導体表面を露出させる時に使うアルカリ性過マンガン酸塩エッチング液で代用しても良い。このようにフィラーとしてポリイミドを用いると絶縁膜全体としての耐熱性、電気特性、機械特性等の物性を損なうことはない。

【0112】なお、A法およびB法において、両面銅張りプリント板の代わりに絶縁材料を使っても構わない。絶縁材料としては、例えば、プリプレグ材を硬化した絶縁材料を使うこともできる。

【0113】以上の多層配線基板の製造方法により、前記課題の信頼性の高い高密度多層配線基板を低コストで、製造することができ、さらに、放熱性と高周波特性に優れた構造を多層配線基板の製造過程で、その多層配線基板に作り込むことができる。

【0114】〔本発明に係る多層配線基板とそれを用いた半導体装置の材料、構造のスケール、製造方法の具体例〕以下、本発明の各実施例を、上記構造の説明と製造方法の説明を踏まえて、図12、図13および図15を用いて具体的に説明するが、本発明の適用対象は、素よりこれらに限定されるものではない。ここで、図15は、多層配線基板の各スケールを表示するための上面図である。

【0115】〈実施例1〉BTレジン(三菱瓦斯化学製)にドリリングで格子状に貫通穴をあけ(図12(a)、図12(b))、全面に化学銅めっきを施した(図12(c))。

【0116】次いで、フィルムレジストを成膜し、露光・現像により所望の形状に残しパターンを形成した後、表層銅をエッチングによりパターンニングし、レジストを剥離した(図12(d))。

【0117】しかる後、スルーホールを含む銅導体間隙にポリイミドフィラーと4官能性エポキシ樹脂系とノボラック樹脂から成るフィラー含有無溶剤形流動性高分子前駆体を精密定量吐出装置にて被着し、金型内にて減圧加熱後、平板で上下から圧力をかけた。

【0118】次いで、この前駆体に静水圧をかけながら加熱硬化して、絶縁膜を形成した後、銅導体表面は僅かに絶縁膜が残っているのでアルカリ性過マンガン酸系エ

ッチング液で除去し、銅導体表面を露出させるとともに、この絶縁膜表面を粗化した。

【0119】この後、感光性層間絶縁樹脂を成膜し、露光・現像により所望の位置にビアホールを形成した（図12（f））。次いで、後加熱を加え、アルカリ性過マンガン酸系粗化液で層間絶縁膜を粗化し、化学銅めっき、電気銅めっきを施し、後加熱硬化をした。その後、フィルムレジストを成膜し、露光・現像により所望の形状に残しパターンを形成した後、表層銅をエッチングによりパターニングし、レジストを剥離した（図12（g））。

【0120】そして、再度、感光性層間絶縁樹脂の成膜からレジスト剥離までの工程を繰り返し、最後にソルダーレジストを形成して、両面銅張りプリント板の両面に逐次積層形薄膜層を2層ずつ、計6層の多層配線基板を作製した。

【0121】コアとなる両面プリント配線基板は、図15（a）に示すように、最も高密度な部分で、格子ピッチ d_p が $700\mu m$ 、貫通めっきスルーホールは、キリ径 d_r が $300\mu m$ 、ランド幅 $w_l d$ を $100\mu m$ とし、4つの貫通めっきスルーホールの中央に、3つのランドから離れた距離 d_q を $100\mu m$ 程取って、1つのランドを拡張した。そして、このランドすなわちパッド上に底部の径 d_b $100\mu m$ のフォトビアホールを形成し、外側の配線層におけるフォトビアホールのランド幅 $w_h l d$ は、 $50\mu m$ 、フォトビアホールの乗るパッド径は $300\mu m$ 、パッドピッチ $d_l p$ は $700\mu m$ 、パッド間にライン幅 w_l が $57\mu m$ 、スペース幅 w_s が $57\mu m$ の配線を3本形成し、層間接続は千鳥構造とした。

【0122】また、この多層配線基板の製造過程において、図8（b）に示すようなサーマルビアを形成し、片面上のベアチップと基板は銀ペーストで、さらに、ベアチップと基板のパッドとはハンダボールで接続し、裏面のサーマルビア部とパッド部にハンダボールを形成して、図5のような構造をマルチチップモジュール及び半導体パッケージに導入した。

【0123】〈実施例2〉BTレジンの両面銅張りプリント板（三菱瓦斯化学製）にドリリングで格子状に貫通穴をあけ（図13（a）、図13（b））、全面に化学銅めっきを施した図13（c））。

【0124】次いで、フィルムレジストを成膜し、露光・現像により所望の形状にビア用の抜きパターンを形成した後、電気銅めっきでビアを形成し、レジストを剥離した（図13（d））。

【0125】そしてさらに、電着レジストを成膜し、露光・現像により所望の形状にレジストの残しパターンを形成した後、表層銅をエッチングによりパターニングし、レジストを剥離した（図13（e））。

【0126】しかる後、スルーホールを含む銅導体間隙

にポリイミドフィラーと4官能性エポキシ樹脂系とノブラック樹脂から成るフィラー含有無溶剤形流動性高分子前駆体を精密定量吐出装置にて被着し、金型内にて減圧加熱後、平板で上下から圧力をかけた。

【0127】次いで、この前駆体に静水圧をかけながら加熱硬化して、絶縁膜を形成した後、ビア銅導体表面は僅かに絶縁膜がのっているのでアルカリ性過マンガン酸系エッチング液でエッチング除去して銅導体表面を露出させるとともに、絶縁膜表面を粗化した（図13（f））。

【0128】この後、フラッシュめっきにて下地銅導電膜（図示せず）を形成した。そして、フィルムレジストを成膜し、露光・現像により所望の形状に配線用の抜きパターンを形成し、電気銅めっきで銅を形成し、さらにこの上に、フィルムレジストを成膜し、露光・現像により所望の形状にビア用の抜きパターンを形成し、電気銅めっきで銅を形成、2層のレジストを剥離した後、不要となった下地導電膜をエッチング除去して、銅の配線とビアを形成した（図13（g））。

【0129】そして、再度、フィラー含有無溶剤形流動性高分子前駆体の被着から下地銅導電膜のエッチング形成までの工程を繰り返した後、さらに、フィラー含有無溶剤形流動性高分子前駆体の被着から銅表面の露出までの工程を行ない、両面銅張りプリント板の両面に逐次積層形薄膜層を2層ずつ、計6層の多層配線基板を作製した。

【0130】コアとなる両面プリント配線基板は、図15（b）に示すように、最も高密度な部分で、格子ピッチ d_p が $635\mu m$ 、貫通めっきスルーホールは、キリ径 d_r が $300\mu m$ 、ランド幅 $w_l d$ を $100\mu m$ とし、4つの貫通めっきスルーホールの中央に、3つのランドから離れた距離 d_q を $100\mu m$ 程取って、1つのランドを拡張した。そして、このランドすなわちパッド上に径 $d_p l d$ $55\mu m$ の柱状ビアを形成し、外側の配線層におけるビアが乗るパッド径は $145\mu m$ 、パッドピッチ $d_l p$ は $635\mu m$ 、このパッド間にライン幅 w_l が $55\mu m$ 、スペース幅 w_s が $55\mu m$ の配線を4本形成し、層間接続は千鳥構造とした。

【0131】また、この多層配線基板の製造過程において、図8（a）に示すようなサーマルビアを形成し、片面上のベアチップと基板は銀ペーストで、さらに、ベアチップと基板のパッドとはハンダボールで接続し、裏面のサーマルビア部とパッド部にハンダボールを形成して、図5のような構造をマルチチップモジュール及び半導体パッケージに導入した。

【0132】〈実施例3〉実施例2と同様にして、コアとなる両面プリント配線基板は、最も高密度な部分で、格子ピッチ d_p が $600\mu m$ 、貫通めっきスルーホールは、キリ径 d_r が $300\mu m$ 、ランド幅 $w_l d$ を $100\mu m$ とし、4つの貫通めっきスルーホールの中央に、3

つのランドから離れた距離 d_q を $100\mu\text{m}$ 程取って、1つのランドを拡張した。そして、このランドすなわちパッド上に $55\mu\text{m}$ 径の柱状ビアを形成し、外側の配線層におけるビアが乗るパッド径は $145\mu\text{m}$ 、パッドピッチが $424\mu\text{m}$ 、すなわち、4つの穴埋めされた貫通めっきスルーホールを中心位置とそれら中心位置の形成する格子の中央位置の両者で構成した格子で、パッド間にライン幅 w_l が $55\mu\text{m}$ 、スペース幅 w_s が $55\mu\text{m}$ の配線を2本形成する逐次積層形薄膜層とし、実施例2と同様のマルチチップモジュール及び半導体パッケージを形成した。

【0133】〈実施例4〉実施例1と同様の多層配線基板の製造過程において、図10(b)に示すようなウォールビアを形成し、図11に示すような移動無線端末の受信系と発信系、論理系と無線系を分離した基板を製造した。

【0134】〈実施例5〉実施例2と同様の多層配線基板の製造過程において、図10(a)に示すようなウォールビアを形成し、図11に示すような移動無線端末の受信系と発信系、論理系と無線系を分離した基板を製造した。

【0135】〈実施例6〉BTレジンの両面銅張りプリント板(三菱瓦斯化学製)の替わりに、BTレジンのプリプレグを熱硬化した材料をベース基板に用い、実施例1と同様の多層配線基板を実施例1と同様にして作製した。

【0136】〈実施例7〉BTレジンの両面銅張りプリント板(三菱瓦斯化学製)の替わりに、BTレジンのプリプレグを熱硬化した材料をベース基板に用い、実施例2と同様の多層配線基板を実施例2と同様にして作製した。

【0137】〈実施例8〉BTレジンの両面銅張りプリント板(三菱瓦斯化学製)の替わりに、BTレジンのプリプレグを熱硬化した材料をベース基板に用い、全面の化学銅めっきの替わりに、ダイレクトプレーティングを用いて、実施例1と同様の多層配線基板を実施例1と同様にして作製した。

【0138】〈実施例9〉BTレジンの両面銅張りプリント板(三菱瓦斯化学製)の替わりに、BTレジンのプリプレグを熱硬化した材料をベース基板に用い、全面の化学銅めっきの替わりに、ダイレクトプレーティングを用いて、実施例2と同様の多層配線基板を実施例2と同様にして作製した。

【0139】〈実施例10〉実施例1において、銅導体表面に僅かに残っている絶縁膜をアルカリ性過マンガン酸系エッチング液で除去し、銅導体表面を露出させた。その後、エチレンジアミンとヒドラジンヒドラートの混合液に浸漬し、ポリイミドフィラーを分解して、絶縁膜表面を粗化した。

【0140】〈実施例11〉実施例2において、ビア銅

導体表面に僅かに残っている絶縁膜をアルカリ性過マンガン酸系エッチング液で除去し、銅導体表面を露出させた。その後、エチレンジアミンとヒドラジンヒドラートの混合液に浸漬し、ポリイミドフィラーを分解して、絶縁膜表面を粗化した。

【0141】〈実施例12〉実施例1において、銅導体表面に僅かに残っている絶縁膜をアルカリ性過マンガン酸系エッチング液で除去し、銅導体表面を露出させた。その後、N-メチル-2-ピロリドンとハロゲン化フェノールの混合液に浸漬し、ポリイミドフィラーを溶解して、絶縁膜表面を粗化した。

【0142】〈実施例13〉実施例2において、ビア銅導体表面に僅かに残っている絶縁膜をアルカリ性過マンガン酸系エッチング液で除去し、銅導体表面を露出させた。その後、N-メチル-2-ピロリドンとハロゲン化フェノールの混合液に浸漬し、ポリイミドフィラーを溶解して、絶縁膜表面を粗化した。

【0143】

【発明の効果】本発明によれば、コアとなる両面プリント配線基板の両面の接続をとるための貫通めっきスルーホールの穴を形成した場合であっても、その外側に形成する絶縁膜と銅の逐次積層形薄膜層において高密度に配線を形成する能力を最大限に引き出す構造の多層配線基板およびこれを用いた半導体装置を提供することができる。特に、コアとなる両面プリント配線基板の表面に配線を形成できない程、密にスルーホールを形成しても、その外側に形成する逐次積層形薄膜層の導体層に配線を形成できる構造の多層配線基板およびこれを用いた半導体装置を提供することができる。

【0144】また、本発明によれば、放熱性に優れた構造の多層配線基板およびこれを用いた半導体装置を提供することができる。

【0145】また、本発明によれば、高周波特性に優れた多層配線基板およびこれを用いた半導体装置を提供することができる。

【0146】さらに、本発明によれば、上記基板を信頼性良く低コストで製造する方法を提供することになり、特に、絶縁膜と下地導電膜の接着強度の優れた多層配線基板の製造方法を提供することができる。

【図面の簡単な説明】

【図1】本発明に係る多層配線基板のランドとビアの構造を示す図で、図1(a)がランドとビアの斜視図、図1(b)が(a)のAA'断面図である。

【図2】コアとなる両面プリント配線基板の表面層の上面図を模式的に示したものである。

【図3】コアとなる両面プリント配線基板の表面層の上下に形成される配線層の配線パターンの一つの例の上面図を模式的に示したものである。

【図4】コアとなる両面プリント配線基板の表面層の上下に形成される配線層の配線パターンの一つの例の上面

図を模式的に示したものである。

【図 5】上面に半導体または半導体パッケージを 2 個搭載した本発明の多層配線基板を用いた半導体装置の断面図である。

【図 6】上面と下面にそれぞれ 1 個ずつ半導体または半導体パッケージを搭載した本発明の多層配線基板を用い、リードフレームを取り付けた半導体装置の断面図である。

【図 7】放熱特性に優れた多層配線基板の断面図で、スルーホール一つに、一つの柱状の銅体を対応せしめたものである。

【図 8】放熱特性に優れた多層配線基板の断面図で、複数のスルーホールに、一つの柱状の銅体を対応せしめたものである。

【図 9】図 8 (a) の基板を用いて形成した放熱特性に優れた半導体装置の断面図である。

【図 10】高周波特性に優れた本発明に係る多層配線基板の斜視図である。

【図 11】高周波特性に優れた半導体装置の上面図である。

【図 12】本発明に係る多層配線基板の製造方法の B 法の製造工程を工程別に、その多層配線基板の断面図を示した図である。

【図 13】本発明に係る多層配線基板の製造方法の A 法の製造工程を工程別に、その多層配線基板の断面図を示した図である。

【図 14】絶縁膜、フィラー、下地導電膜の態様を示す断面図である。

【図 15】多層配線基板の各スケールを表示するための上面図である。

【符号の説明】

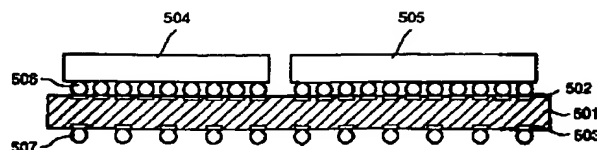
101, 703…穴埋めされた貫通めっきスルーホールのランド
102, 205…穴埋めされた貫通めっきスルーホールランドの拡張部
103, 206…ビア
201, 202, 203, 204, 303, 304, 305, 306, 702, 802, 904…穴埋めされた貫通めっきスルーホール
301…逐次積層形薄膜層の配線

* 302, 401, 402, 403, 404, 405, 502, 503, 602, 603…パッド
α…コアとなる両面プリント配線基板のスルーホール格子
β, γ…逐次積層形薄膜層の格子
501, 601…多層配線基板
504, 505, 604, 605, 902…半導体または半導体パッケージ
506, 507, 606…ハンダボール
607…リードフレーム
701…両面プリント板
704, 804…穴埋めされた貫通めっきスルーホールの穴埋め部
705, 803, 805, 901, 905…銅
903, 906…良熱伝体
1001…配線
1002…絶縁層
1003, 1004, 1103…グランド層
1101…基板
1102…電気回路
1201, 1301…両面銅張りプリント板
1202, 1302…ドリル穴
1203, 1204, 1209, 1303, 1304, 1305, 1308, 1309…銅体
1205, 1306, 1310, 1401…絶縁膜
1206, 1307, 1311…銅導体表面
1207…層間絶縁膜
1208…ビアホール
1402…フィラー
1403…下地導電膜
dp…スルーホール格子ピッチ
dr…キリ径
wld…ランド幅
dq…3つのランドから離れた距離
db…フォトビアホール底部の径
dlp…パッドピッチ
dpld…スタッドビア径
wl…ライン幅
ws…スペース幅

* 40

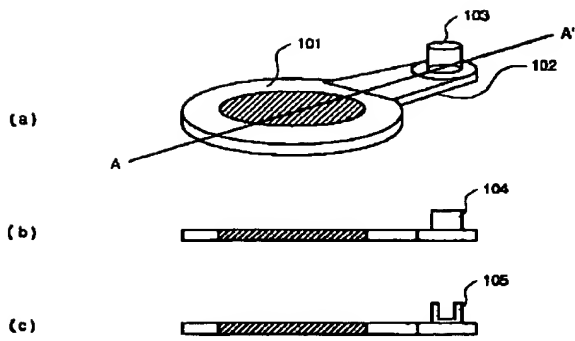
【図 5】

図 5



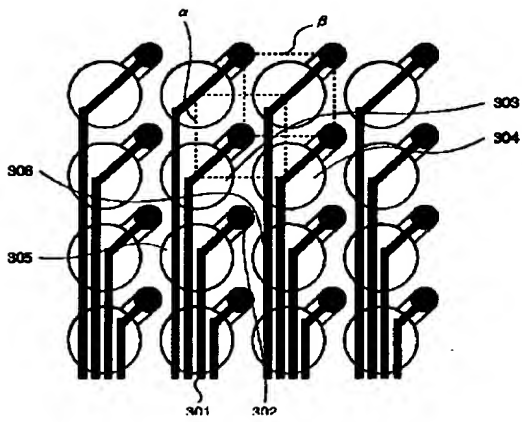
【図1】

図 1



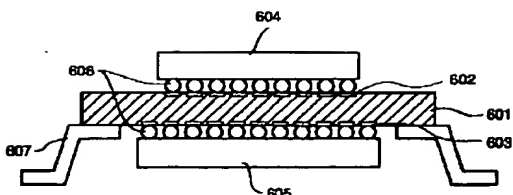
【図3】

図 3



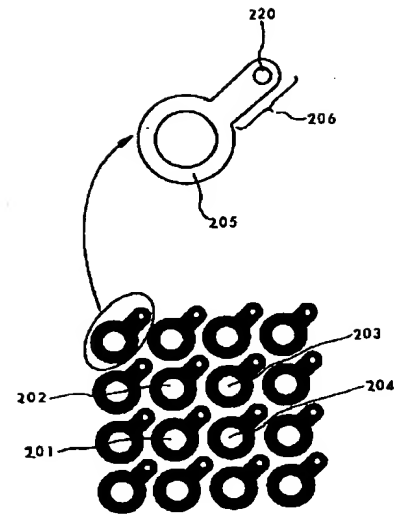
【図6】

図 6



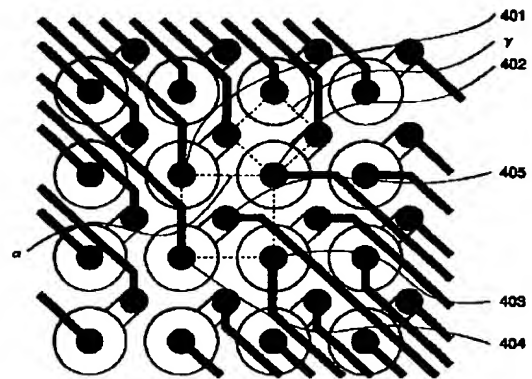
【図2】

図 2



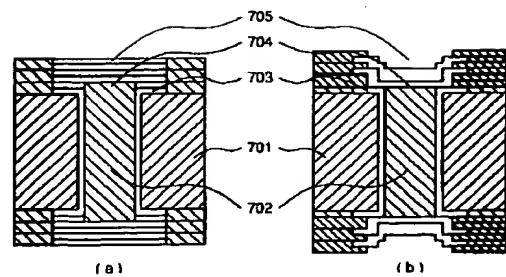
【図4】

図 4



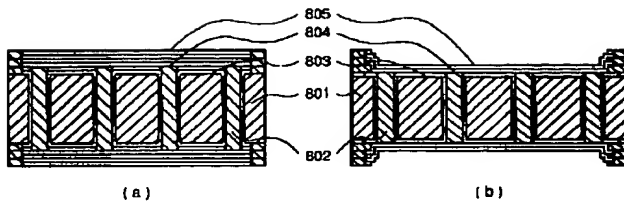
【図7】

図 7



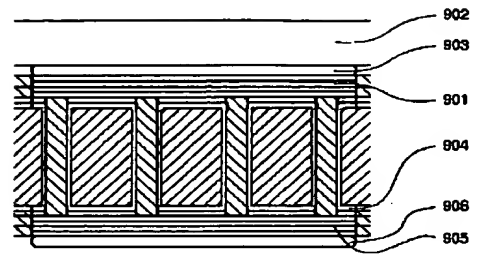
【図8】

図 8



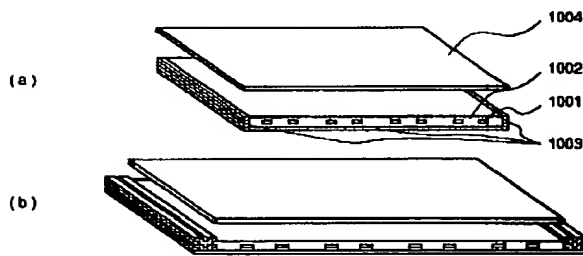
【図9】

図 9



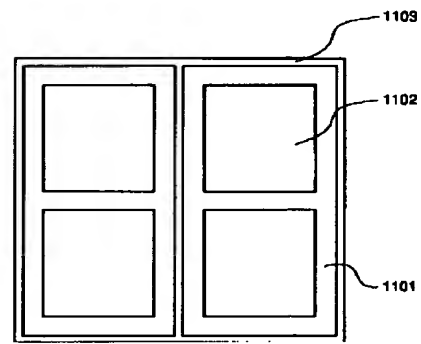
【図10】

図 10



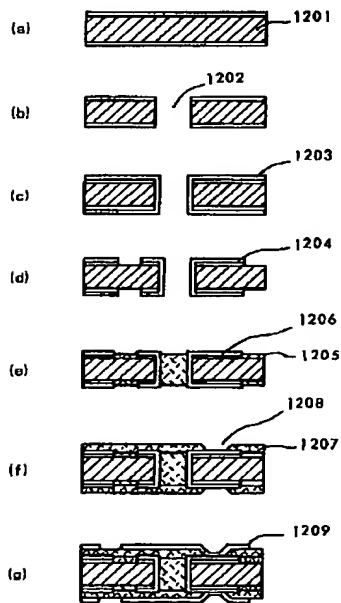
【図11】

図 11



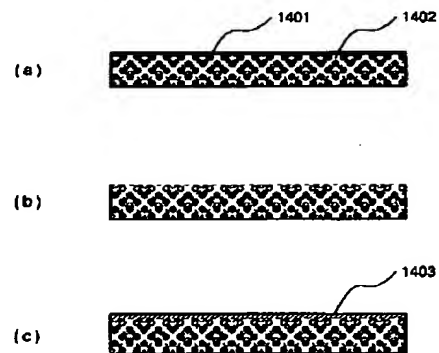
【図12】

図 12

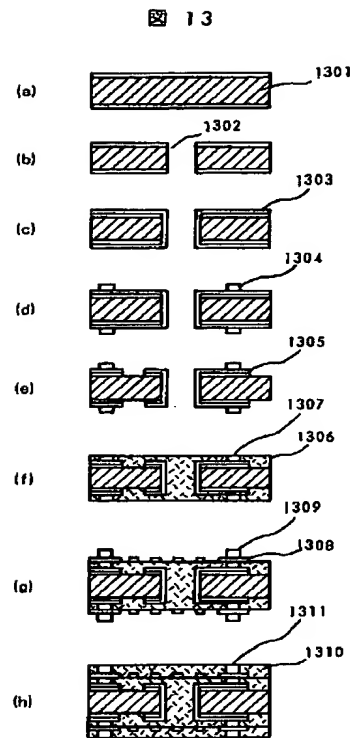


【図14】

図 14

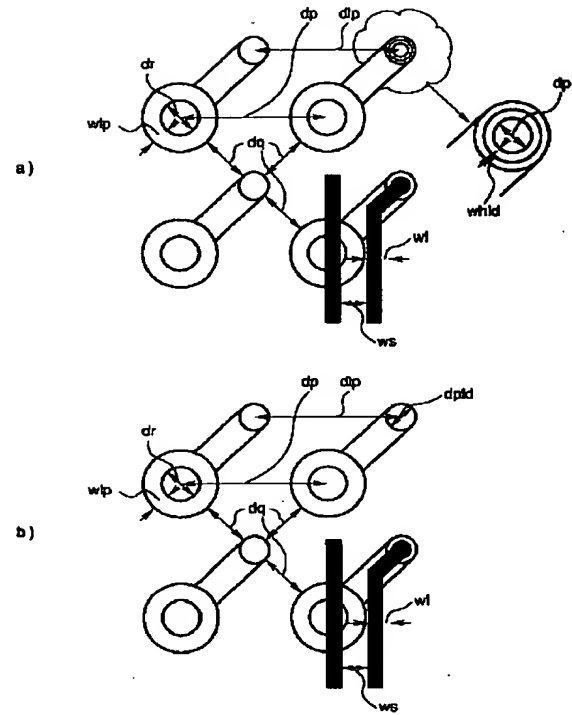


【図 13】



【図 15】

図 15



フロントページの続き

(51) Int. Cl.⁶

H 0 1 L 23/12

H 0 5 K 1/02

3/38

3/42

識別記号

庁内整理番号

F I

技術表示箇所

N

A 7511-4E

A 7511-4E

(72) 発明者 吉澤 千絵

神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所生産技術研究所内

(72) 発明者 京井 正之

神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所生産技術研究所内

(72) 発明者 山村 英穂

神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所生産技術研究所内

(72) 発明者 松本 邦夫

神奈川県横浜市戸塚区吉田町292番地 株
式会社日立製作所生産技術研究所内